

Квадратурный преобразователь модулятор сигнала 1307ПП1Т

ОСОБЕННОСТИ И ПРЕИМУЩЕСТВА

- Частота внутреннего тактового сигнала 1 GSPS (частота аналогового выходного сигнала до 400 МГц)
- Интегрированный 14-разрядный ЦАП с быстродействием 1 GSPS
- Скорость ввода данных 250 MSPS
- Фазовый шум ≤ -125 дБн/Гц (частота несущей 400 МГц, отстройка 1 кГц)
- Превосходные динамические показатели: SFDR в узкой полосе > 80 дБ
- Восемь программируемых профилей для быстрой манипуляции параметрами сигнала
- $\text{Sin}(x)/x$ коррекция (инвертирующий sinc-фильтр)
- Умножитель опорного сигнала (Reference clock multiplier)
- Встроенный осциллятор для работы отдельного кристалла
- Режим пониженного потребления энергии
- Интегрированный RAM (ОЗУ)
- Возможность фазовой модуляции
- Синхронизация нескольких кристаллов
- Простой и понятный для Blackfin SPORT интерфейс
- Коэффициент интерполяции от $4\times$ до $252\times$
- Режим ЦАП интерполяции
- Регулятор усиления ЦАП
- Внутренний делитель обеспечивает сигнал до 2 ГГц
- Источники питания 1,8 В и 3,3 В
- Корпус 100-lead TQFP_EP

ПРИМЕНЕНИЕ

- Гибридные оптокоаксиальные сети, телефония и видеомодемы
- Передатчики базовых станций беспроводных систем
- Передатчики широкополосных систем связи
- Интернет-телефония

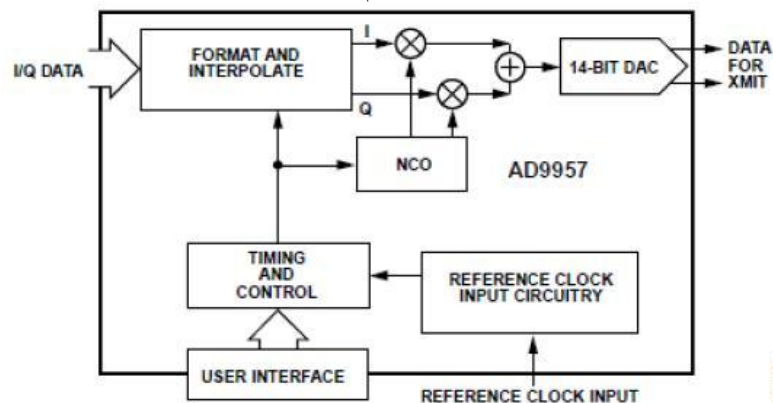
ОБЩЕЕ ОПИСАНИЕ

1307ПП1Т работает как универсальный I/Q модулятор и перестраиваемый преобразователь с повышением частоты для систем связи, в которых важны цена, размер, потребляемая мощность и динамические характеристики. 1307ПП1Т объединяет в одном кристалле быстродействующий цифровой генератор прямого синтеза (DDS, direct digital synthesizer), высокопроизводительный, быстродействующий 14-разрядный цифро-аналоговый преобразователь (ЦАП, DAC), схему умножения частоты тактового сигнала, цифровые фильтры и другие функции цифровой обработки сигналов (DSP). Он обеспечивает перенос сигнала из полосы модулирующих частот (baseband) на более высокую частоту для передачи данных в проводных или беспроводных системах связи.

AD9957 является третьим представителем семейства квадратурных цифровых преобразователей с повышением частоты (QDUC, quadrature digital upconverter), которое также включает в себя 1307ПП1Т. Он обеспечивает преимущество в быстродействии, потребляемой мощности и спектральных характеристиках. В отличие от своих предшественников 1307ПП1Т поддерживает 16-ти битный режим последовательного ввода для I/Q (квадратурных) данных модулирующей частоты. Устройство также может быть запрограммировано на режим однотонального источника синусоидального сигнала, или в качестве интерполирующего ЦАП.

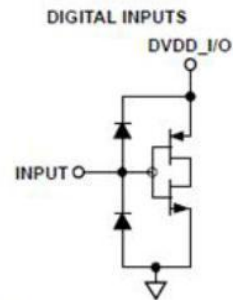
Входной каскад опорного тактового сигнала содержит кварцевый генератор, быстродействующий делитель входного сигнала на два и малошумящую схему ФАПЧ (PLL) для умножения частоты опорного тактового сигнала. Пользовательский интерфейс для управляющих функций включает в себя последовательный порт, который может быть легко настроен для работы с портом SPORT цифровых сигнальных процессоров (DSP) Blackfin®, и выводов переключения профилей для быстрой и легкой манипуляции любым из параметров сигнала (фазой, частотой или амплитудой).

СХЕМА ФУНКЦИОНАЛЬНЫХ БЛОКОВ



ПРЕДЕЛЬНО ДОПУСТИМЫЕ РАБОЧИЕ ПАРАМЕТРЫ

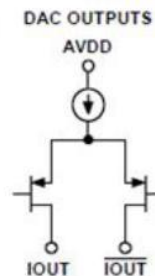
Таблица 2. Параметр	Величина
Источники AVDD (1.8 В), DVDD (1.8 В)	2 В
Источники AVDD (3.3 В), DVDD_I/O (3.3 В)	4 В
Напряжение цифрового входа	от -0.7 В до +4 В
XTAL_SEL	от -0.7 В до +2.2 В
Ток цифрового выхода	5 мА
Диапазон температур хранения	-65 °С до +150 °С
Диапазон рабочих температур	-40 °С до +85 °С
Θ _{JA}	22 °С/Вт
Θ _{JC}	2.8 °С/Вт
Максимальная температура перехода	150 °С
Температура припоя, время пайки (10сек)	300 °С



AVOID OVERDRIVING DIGITAL INPUTS. FORWARD BIASING ESD DIODES MAY COUPLE DIGITAL NOISE ONTO POWER PINS.

06/304-003

Рисунок 2. Эквивалентная схема входа

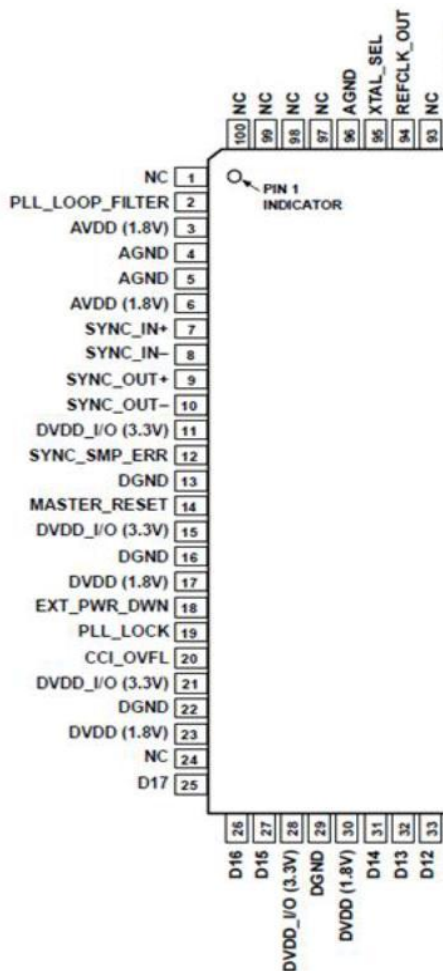


MUST TERMINATE OUTPUTS TO AGND FOR CURRENT FLOW. DO NOT EXCEED THE OUTPUT VOLTAGE COMPLIANCE RATING.

06/304-005

Рисунок 3. Эквивалентная схема выхода

РАЗМЕЩЕНИЕ И НАЗНАЧЕНИЕ ВЫВОДОВ



NOTES

1. NC = NO CONNECT.
2. EXPOSED PAD SHOULD BE SOLDERED TO GROU

Рисуно

Табл.3 Назначение выводов

№ Вывода	Мнемоника	I/O ¹	Описание
1, 24, 61, 72, 86, 87, 93, 97-100	NC		Не используются. Позволяют подключать ножки к плавающему потенциалу
2	PLL_LOOP_FILTER	I	Компенсирующий контурный фильтр PLL. Подробнее см. раздел Внешние компоненты контурного фильтра PLL.
3, 6, 89, 92	AVDD (1.8 В)	I	VDD аналогового ядра. Аналоговое питание 1.8 В.
74-77, 83	AVDD (3.3 В)	I	VDD аналогового ЦАП. Аналоговое питание 3.3 В.
17, 23, 30, 47, 57, 64	DVDD (1.8 В)	I	VDD цифрового ядра. Цифровое питание 1.8 В.
11, 15, 21, 28, 45, 56, 66	DVDD_I/O (3.3 В)	I	VDD цифрового входа/выхода. Цифровое питание 3.3 В.
4, 5, 73, 78, 79, 82, 85, 88, 96	AGND	I	Аналоговая земля.
13, 16, 22, 29, 46, 58, 62, 63, 65	DGND	I	Цифровая земля.
7	SYNC_IN+	I	Сигнал синхронизации, Цифровой вход (активен нарастающий (передний) фронт). Сигнал синхронизации внешнего ведущего устройства синхронизирует внутренние субтактовые сигналы. См. раздел Синхронизация Нескольких устройств.
8	SYNC_IN-	I	Сигнал синхронизации, Цифровой вход (активен спадающий (задний) фронт). Сигнал синхронизации внешнего ведущего устройства синхронизирует на внутренние субтактовые сигналы. См. раздел Синхронизация Нескольких устройств.
9	SYNC_OUT+	O	Сигнал синхронизации, Цифровой выход (активен нарастающий (передний) фронт). Сигнал синхронизации от внутренних субтактовых сигналов устройства синхронизирует внешние ведомые устройства. См. раздел Синхронизация Нескольких устройств.
10	SYNC_OUT-	O	Сигнал синхронизации, Цифровой выход (активен спадающий (задний) фронт). Сигнал синхронизации от внутренних субтактовых сигналов устройства синхронизирует внешние ведомые устройства. См. раздел Синхронизация Нескольких устройств.
12	SYNV_SMP_ERR	O	Ошибка выборки синхронизации, Цифровой выход (активен высокий уровень). Высокий уровень на этом выводе показывает, что AD9957 не получил необходимый сигнал синхронизации на SYNC_IN+/SYNC_IN-. См. раздел Синхронизация Нескольких устройств.
14	MASTER_RESET	I	Основной сброс, Цифровой вход (активен высокий уровень). Данный вывод очищает все элементы памяти и устанавливает регистры в значения указанные по умолчанию.
18	EXT_PWR_DWN	I	Снижение энергопотребления по внешнему импульсу, Цифровой вход (активен высокий уровень). Высокий уровень на этом выводе вызывает запрограммированный режим пониженного энергопотребления. Более подробно см. раздел Управление пониженным энергопотреблением. Если вывод не используется, подсоединить к земле.
19	PLL_LOCK	O	Зашелкивание PLL, Цифровой выход (активен высокий уровень). Высокий уровень на данном выводе показывает, что умножитель тактового сигнала PLL захватил входной опорный тактовый сигнал.
20	CCI_OVFL	O	Цифровой выход переполнения CCI, активен высокий уровень. Высокий уровень на этом выводе сообщает о переполнении CCI фильтра. Этот вывод сохраняет высокий уровень до тех пор, пока условие переполнения CCI не будет сброшено.
C 25 по 27, с 31 по 39, с 42 по 44, с 48 по 50	D<17:0>	I/O	Шина параллельно поступающих данных (активен высокий уровень). Эти выводы обеспечивают чередующиеся, 18-ти битные, цифровые вектора I и Q для сигналов для преобразование модулятором. Так же используется для порта GPIO в режиме интерфейса Blackfin.
42	SPORT I-DATA	I	В режиме интерфейса Blackfin этот вывод обеспечивает ввод I-данных
43	SPORT Q-DATA	I	В режиме интерфейса Blackfin этот вывод обеспечивает ввод Q-данных
40	PDCLK	O	Тактовый сигнал параллельно передаваемых данных, Цифровой выход (тактовый импульс/частота). Подробнее см. раздел Обработка сигналов.
41	TxENABLE/ FS	I	Передача включена, Цифровой вход (активен высокий уровень). Подробнее см. раздел Обработка сигналов. В режиме интерфейса Blackfin, этот вывод выступает как вход FS для получения выходного сигнала RFS от Blackfin.
51	RT	I	ОЗУ триггер, Цифровой вход (активен высокий уровень). Этот вывод предоставляет контроль функции масштабирования амплитуды ОЗУ. При включении этой функции, высокий уровень смещает амплитуду из начального адреса ОЗУ в конечный. Низкий уровень смещает амплитуду из конечного адреса ОЗУ в начальный. Если не используется, то подсоединить к земле или источнику питания.
C 52 по 54	PROFILE<2:0>	I	Выводы выбора профиля, Цифровой вход (активен высокий уровень). Эти выводы выбирают один из восьми фазовых/частотных профилей для ядра DDS (однотональный сигнал или опорный сигнал). При изменении состояния одного из этих выводов, текущее содержание всех буферов I/O переносится в соответствующие регистры. Изменения состояния должны быть установлены на выводе SYNC_CLK.
55	SYNC_CLK	O	Выходной тактовый сигнал/4, Цифровой выход (тактирующий). Выводы I/O_UPDATE и PROFILE<2:0> должны быть установлены на нарастающий (передний) фронт этого сигнала.
59	I/O_UPDATE	I/O	Обновление Входа/Выхода, Цифровой вход или выход (активен высокий уровень). Зависит от внутреннего бита активации обновления I/O. Высокий уровень на этом выводе указывает на перенос содержимого буфера I/O в соответствующие внутренние регистры.
60	OSK	I	Манипуляции амплитудой выходного сигнала (активен высокий уровень). При использовании OSK (ручной или автоматический режимы), этот вывод контролирует функции OSK. Подробности см. в разделе Манипуляции амплитудой выходного сигнала (OSK). Если OSK не используется, то на выводе должно быть высокий уровень.
67	SDIO	I/O	Вход /выход последовательно поступающих данных, Цифровой вход /выход (активен высокий уровень). Этот вывод может быть либо однонаправленным, либо двунаправленным (по умолчанию), в зависимости от настроек. В двунаправленном режиме работы последовательного порта, этот вывод выступает в роли входа и выхода для последовательно поступающих данных. В однонаправленном режиме, вывод работает только как вход.
68	SDO	O	Выход последовательно поступающих данных, Цифровой выход (активен высокий уровень). Этот вывод задействован только в однонаправленном режиме последовательно поступающих данных. В этом режиме он выступает в роли выхода. В случае двунаправленного режима, этот вывод не задействован и должен оставаться плавающим.
69	SCLK	I	Тактовый сигнал последовательно поступающих данных, Цифровой тактовый сигнал (нарастающий (передний) фронт на запись, спадающий (задний) фронт на чтение). Этот вывод обеспечивает тактирование последовательно поступающих данных для управления маршрутом данных. При чтении AD9957 используется нарастающий (передний) фронт, при чтении – спадающий (задний) фронт.

№ Вывода	Мнемоника	I/O ¹	Описание
70	\overline{CS}	I	Выбор кристалла, цифровой вход (активен низкий уровень). Задание низкого уровня на этот вывод разрешает AD9957 обнаруживать нарастающий/спадающий фронты последовательного тактирования. Задание высокого уровня на этом выводе приводит к тому, что AD9957 игнорирует вход на выводах последовательно поступающих данных.
71	I/O_RESET	I	Сброс ввода/вывода, Цифровой вход (активен высокий уровень). Вместо того, чтобы перенастроить всего устройства во время неудачного цикла передачи информации, задавая высокий уровень, на этом выводе сбрасывается состояние контроллера порта с последовательным вводом-выводом данных и очищается любой I/O буфер, в который записывалась информация с момента последнего обновления I/O. Если вывод не используется, то его необходимо подсоединить к земле во избежание случайных сбросов.
80	\overline{IOUT}	O	Комплементарный выход ЦАП с открытым истоком. Аналоговый выход, токовый режим. Подключается через 50 Ом на аналоговую землю (AGND).
81	IOUT	O	Выход ЦАП с открытым истоком. Аналоговый выход, токовый режим. Подключается через 50 Ом на аналоговую землю (AGND).
84	DAC_RSET	O	Вывод аналогового опорного сигнала. Этот вывод программирует выход полного тока опорного сигнала ЦАП. Подсоединить к аналоговой земле (AGND) через резистор 10 кОм.
90	REF_CLK	I	Вход опорного тактового сигнала. Аналоговый вход. Подробнее см. раздел Обзор REFCLK.
91	$\overline{REF_CLK}$	I	Комплементарный вход опорного тактового сигнала. Аналоговый вход. Подробнее см. раздел Обзор REFCLK.
94	REFCLK_OUT	O	Выход опорного тактового сигнала. Аналоговый выход. Подробнее см. раздел Обзор REFCLK.
95	XTAL_SEL	I	Выбор кристалла (Логика 1.8 В). Аналоговый вход (активен высокий уровень). Подавая высокий уровень на вывод XTAL_SEL, предоставляется возможность использовать внутренний осциллятор совместно с кварцевым генератором. Если вывод не используется, то необходимо подсоединить к аналоговой земле (AGND).
96(EPAD)	Открытая контактная площадка		EPAD должен быть подсоединен к земле.

¹I = вход, O = выход.

РЕЖИМЫ РАБОТЫ ОБЗОР

- Есть 3 основных режима работы 1307ПП1Т.
- Режим квадратурного модулятора (QDUC) (по умолчанию)
- Режим интерполирующего ЦАП
- Однотональный режим

Активный режим выбирается с помощью битов рабочего режима в регистре функции управления 1 (CFR1).

Однотональный режим позволяет устройству работать в качестве генератора синусоидальных колебаний с DDS, непосредственно управляющего ЦАП.

Режим интерполирующего ЦАП обходит DDS, что позволяет пользователю передавать низкочастотные данные на устройство с частотой дискретизации меньшей, чем у ЦАП. Внутренняя цепочка интерполяций с целым коэффициентом (rate interpolation) фильтрует пользовательские данные и увеличивает число отсчетов до частоты дискретизации ЦАП. В целом, фильтры обеспечивают программируемый коэффициент интерполяции, при подавлении спектральных составляющих и сохранении исходного спектра модулирующего сигнала.

В режиме QDUC используются и DDS, и интерполяционные фильтры с целым коэффициентом (rate interpolation filters). В данном случае, два параллельных набора интерполяционных фильтров обеспечивают обработку низкочастотных синфазного и квадратурного сигналов (I/Q), а при использовании DDS обеспечивается модуляция несущего сигнала модулирующим сигналом. Подробная блок – схема 1307ПП1Т показана на рис.25.

Инверсный Sinc-фильтр доступен во всех трёх режимах.

